

Our Ref.# : 01USFP727

An IDS to be filed in the USPTO.

<< JP-Heisei 3-2722 >>

The following is a translation of a part of the "JP-Heisei 3-2722", which describes characteristics of a method of gradation representation according to the "JP-Heisei 3-2722".

In this case, the gradation rule shown in Fig. 4 is set for the pixels A to H by the group of switches 5 shown in Fig. 1. That is to say, in this case, the gradation rule for the pixels A to D is absolutely identical to the gradation rule for the pixels A to D in the case of the suggested example shown in Table 1. On the other hand, when driving data of ON-OFF for the pixels A, B, C, D, E, F, G and H are a, b, c, d, e, f, g, and h, respectively, the gradation rule shown in Fig. 4 is set such that $a=e$, $b=f$, $c=g$, and $d=h$. More specifically, in the pixels shown in Fig. 3, the ON/OFF state of the lower pixels E and F is set to be identical to the ON/OFF state of the upper pixels A and B under each frame. The ON/OFF state of the upper pixels G and H is set to be identical to the ON/OFF state of the lower pixels C and D under each frame.

To be more precise, in the case of 0/8 gradation representation, all the eight pixels A to H are set to the OFF state (non-luminescent) all the time during the eight frames, and this condition is kept afterward. In the case of 1/8 gradation representation, the two pixels A and E are set to the ON state (luminescent) during the first frame of the eight frames, all the eight pixels A to H are set to the OFF state during the second frame, the two pixels B and F are set to the ON state during the third frame, all the eight pixels A to H are set to the OFF state again during the fourth frame, the

two pixels C and G are set to the ON state during the fifth frame, all the eight pixels A to H are set to the OFF state again during the sixth frame, the two pixels D and H are set to the ON state during the seventh frame, all the eight pixels A to H are set to the OFF state during the eighth frame, and this cycle is repeated afterward. That is, in the 1/8 gradation representation, a frame during which two pixels are set to the ON state and a frame during which the eight pixels A to H are set to the OFF state are repeated alternately. Here, each of the pixels A to H is driven to the ON state only one time (for one frame) equally during the eight frames. In the case of 2/8 gradation representation, the pixels A and E are set to the ON state during the first frame, the pixels B and F are set to the ON state during the second frame, the pixels C and G are set to the ON state during the third frame, the pixels D and H are set to the ON state during the fourth frame, the rule in the interval from the first frame to the fourth frame is repeated for the interval from the fifth frame to the eighth frame, and this cycle is repeated afterward. That is, in the 2/8 gradation representation, two pixels are set to the ON state during every frame, and each of the pixels A to H is driven to the ON state two times equally during the eight frames. In the case of 3/8 gradation representation, the pixels A and E are set to the ON state during the first frame, the pixels B, C, F and G are set to the ON state during the second frame, the pixels C and G are set to the ON state during the third frame, the pixels A, D, E and H are set to the ON state during the fourth frame, the pixels D and H are set to the ON state during the fifth frame, the pixels B, C, F and G are set to the ON state during the sixth frame, the pixels B and F are set to the ON state during the seventh frame, the pixels A, D, E and H are set to the ON state during the eighth frame, and this cycle is repeated afterward. That is, in the 3/8 gradation representation, a frame during which two pixels are set to the ON state and a frame during which four pixels are set to the ON state are repeated alternately, and each of the

pixels A to H is driven to the ON state three times equally during the eight frames. In the case of 4/8 gradation representation, the pixels A, C, E and G are set to the ON state during the first frame, the pixels B, D, F and H are set to the ON state during the second frame, the rule in the interval from the first frame to the second frame is repeated for the interval from the third frame to the eighth frame, and this cycle is repeated afterward. That is, in the 4/8 gradation representation, four pixels are set to the ON state during every frame, and each of the pixels A to H is driven to the ON state four times equally during the eight frames. In the case of 6/8 gradation representation, the pixels B, C, D, F, G and H are set to the ON state during the first frame, the pixels A, C, D, E, G and H are set to the ON state during the second frame, the pixels A, B, D, E, F and H are set to the ON state during the third frame, the pixels A, B, C, E, F and G are set to the ON state during the fourth frame, the rule in the interval from the first frame to the fourth frame is repeated for the interval from the fifth frame to the eighth frame, and this cycle is repeated afterward. That is, in the 6/8 gradation representation, six pixels are set to the ON state during every frame, and each of the pixels A to H is driven to the ON state six times equally during the eight frames. In the case of 7/8 gradation representation, the pixels B, C, D, F, G and H are set to the ON state during the first frame, all the pixels A to H are set to the ON state during the second frame, the pixels A, C, D, E, G and H are set to the ON state during the third frame, all the pixels A to H are set to the ON state during the fourth frame, the pixels A, B, D, E, F and H are set to the ON state during the fifth frame, all the pixels A to H are set to the ON state during the sixth frame, the pixels A, B, C, E, F and G are set to the ON state during the seventh frame, all the pixels A to H are set to the ON state during the eighth frame, and this cycle is repeated afterward. That is, in the 7/8 gradation representation, a frame during which six pixels are set to the ON state and a frame during which all the eight

pixels are set to the ON state are repeated alternately, and each of the pixels A to H is driven to the ON state seven times equally during the eight frames. In the case of 8/8 gradation representation, all the eight pixels A to H are set to the ON state all the time during the eight frames, and this condition is kept afterward.

Then, the eight pixels A to H, which constitute one group of the display cell 8 of the liquid crystal display 3, are driven according to these gradation rules.

⑫ 公開特許公報(A)

平3-2722

⑬ Int. Cl.⁵

G 02 F 1/133
G 09 G 3/36
H 04 N 5/66

識別記号

5 7 5

庁内整理番号

7709-2H
8621-5C
7605-5C

A

⑭ 公開 平成3年(1991)1月9日

審査請求 未請求 請求項の数 1 (全12頁)

⑮ 発明の名称 表示装置の駆動方法

⑯ 特 願 平1-138807

⑰ 出 願 平1(1989)5月30日

⑱ 発 明 者 前 田 浩 史 大阪府大阪市阿倍野区長池町22番22号 シヤープ株式会社
内

⑲ 発 明 者 大 森 拓 郎 大阪府大阪市阿倍野区長池町22番22号 シヤープ株式会社
内

⑳ 出 願 人 シヤープ株式会社 大阪府大阪市阿倍野区長池町22番22号

㉑ 代 理 人 弁理士 西教 圭一郎 外1名

明 細 書

1. 発明の名称

表示装置の駆動方法

2. 特許請求の範囲

複数フレームを1周期とし、その周期内の表示データに応じた数フレームにおいて画素をオン駆動するフレーム間引き方式によって、画素に数段階にわたって輝度の異なる階調表示を行わせる表示装置の駆動方法において、

隣り合う複数の画素を1グループとして表示装置の全画素をグループ化し、同じグループ内での1フレーム毎のオン駆動する画素の総数を表示データに応じて制限するとともに、

同じグループ内の各走査ライン別に並ぶ画素群間で、1フレーム毎のオン駆動する画素の数を等しくすることによって、グループ単位で階調表示を行うようにしたことを特徴とする表示装置の駆動方法。

3. 発明の詳細な説明

産業上の利用分野

本発明は、液晶表示装置や薄型EL表示装置などの表示装置の駆動方法に関する。

従来の技術

液晶表示装置などにおいて、その画面に数段階にわたって輝度の異なる階調表示を行わせる駆動方法の1つとして、フレーム間引き方式が周知である。

このフレーム間引き方式は、複数フレームを1周期とし、その周期内のフレームのうち表示すべき輝度に応じた数のフレームにおいてのみ画素をオン駆動して発光させ、視覚的に周期単位で中間レベルの輝度を得るようにしたものである。

本願出願人は、このフレーム間引き方式による表示装置の駆動方法を改良した技術として、隣り合う複数の画素を1グループとして表示装置の全画素をグループ化し、同じグループ内での1フレーム毎のオン駆動する画素の総数を表示データに応じて制限することによって、画面のフリッカを低減するようにした駆動方法を既に提案している。

第1表は、この駆動方法によって8フレームを

1 周期として階調表示を行う場合の階調規則（どのフレームでオン駆動しどのフレームではオン駆動しないという規則）を示したものであり、この場合には第 1 1 図に模式的に平面図で示すように複数の画素がマトリクス状に配列された表示装置の表示セル 1 における符号群で示すような隣り合う 4 つの画素を 1 グループとして全画素がグループ化される。

（以下余白）

階 調		第 1 表								
		西 米 フレーム	1	2	3	4	5	6	7	8
0/8	A	0	0	0	0	0	0	0	0	0
	B	0	0	0	0	0	0	0	0	0
	C	0	0	0	0	0	0	0	0	0
	D	0	0	0	0	0	0	0	0	0
1/8	A	1	0	0	0	0	0	0	0	0
	B	0	0	1	0	0	0	0	0	0
	C	0	0	0	0	1	0	0	0	0
	D	0	0	0	0	0	0	1	0	0
2/8	A	1	0	0	0	1	0	0	0	0
	B	0	1	0	0	0	1	0	0	0
	C	0	0	1	0	0	0	1	0	0
	D	0	0	0	1	0	0	0	1	0
3/8	A	1	0	0	1	0	0	0	1	0
	B	0	1	0	0	0	1	1	0	0
	C	0	1	1	0	0	1	0	0	0
	D	0	0	0	1	1	0	0	0	1
4/8	A	1	0	1	0	1	0	1	0	0
	B	0	1	0	1	0	1	0	1	0
	C	1	0	1	0	1	0	1	0	0
	D	0	1	0	1	0	1	0	1	0
6/8	A	0	1	1	1	0	1	1	1	1
	B	1	0	1	1	1	0	1	1	1
	C	1	1	0	1	1	1	0	1	1
	D	1	1	1	0	1	1	1	0	1
7/8	A	0	1	1	1	1	1	1	1	1
	B	1	1	0	1	1	1	1	1	1
	C	1	1	1	1	0	1	1	1	1
	D	1	1	1	1	1	1	0	1	1
8/8	A	1	1	1	1	1	1	1	1	1
	B	1	1	1	1	1	1	1	1	1
	C	1	1	1	1	1	1	1	1	1
	D	1	1	1	1	1	1	1	1	1

ただし第 1 表において、1 はオン駆動を表し、0 はオフ駆動を表す。

第 1 2 図は上記表示セル 1 における符号群で示す 1 グループの画素群を拡大して模式的に示す平面図である。上記グループ分けは、表示セル 1 の画面の左上隅部の画素を 0 行、0 列の画素と定めるとき、第 1 2 図において上段の 2 つの画素 A、B が画面での偶数行、下段の 2 つの画素 C、D が画面での奇数行となり、また左列の 2 つの画素 A、C が画面での偶数列、右列の 2 つの画素 B、D が画面での奇数列となるようにして定められる。

第 1 3 図は上記階調規則によって表示セル 1 の画面全体に 6/8 階調の表示を行う場合の 1 グループ内の各画素 A～D の階調規則を示す模式図である。

第 1 3 図から明らかなように、6/8 階調の表示においては、第 1 フレームでは 3 つの画素 B、C、D に対してオン駆動が行われ（画素 A がオフ）、第 2 フレームでは 3 つの画素 A、C、D に対してオン駆動が行われ（画素 B がオフ）、第 3 フレームでは 3 つの画素 A、B、D に対してオン駆動が行われ（画素 C がオフ）、第 4 フレームでは 3 つの画素 A、B、C に対してオン駆動が行われる。

第 5 フレームから第 8 フレームまでの区間においては、第 1 フレームから第 4 フレームまでの規則が繰り返され、以後この 8 フレームを 1 周期とするサイクルが繰り返される。すなわち、6/8 階調の表示の場合、各フレーム毎に常に 3 つの画素がオンとなり、かつ各画素 A～D は 8 フレームの区間において等しく 6 回だけオン駆動される。

このとき、画素 A～D によって構成される 1 グループの画素全体としての輝度は第 1 4 図に示すようになる。

すなわち、すべてのフレームにわたって 3 つの画素がオンとなるので、常に輝度 3/4 となる。したがって、8 フレームを 1 周期とする区間内で平均的に輝度 6/8 の表示が行われ、1 グループの画素全体としては輝度変化がないことになるのでフリッカが低減される。

発明が解決しようとする課題

しかしながら、上述した提案例の駆動方法の場合、第13図に6/8階調の場合について示すように各フレーム毎に1グループ内の画素A～Dのうち上段の偶数行に含まれる画素A、B群でオン駆動される数と、下段の奇数行に含まれる画素C、D群でオン駆動される数とが異なるため、液晶表示装置のような容量性の表示装置に適用した場合には視角によって表示品位が低下するという問題があった。

すなわち、液晶表示装置のような容量性の表示装置の場合、上述した表示セル1において画素の1つの行(コモン線)上に並ぶ画素のうちオン駆動される画素の数に応じて、そのときオン駆動される画素の輝度が変わるという現象があるため、上述したように1グループ内の画素A～Dのうち上段の偶数行の画素A、B群でオン駆動される画素数と、下段の奇数行の画素C、D群でオン駆動される画素数とに差があると、フレーム毎に画素の輝度に変化して輝点が駆動して見えるといった表示品位の低下を招くのである。このことは、他

の階調表示の場合についても同様に起こる。

したがって、本発明の目的は、フリッカが目立たず、また液晶表示装置のような容量性の表示装置の場合にも同一階調の画素間において微妙な輝度差が生じることのない表示品位の良好な画像をフレーム間引き方式を用いて表示することのできる表示装置の駆動方法を提供することである。

課題を解決するための手段

本発明は、複数フレームを1周期とし、その周期内の表示データに属した数フレームにおいて画素をオン駆動するフレーム間引き方式によって、画素に数段階にわたって輝度の異なる階調表示を行わせる表示装置の駆動方法において、

隣り合う複数の画素を1グループとして表示装置の全画素をグループ化し、同じグループ内での1フレーム毎のオン駆動する画素の進数を表示データに応じて制限するとともに、

同じグループ内の各走査ライン別に並ぶ画素群間で、1フレーム毎のオン駆動する画素の数を等しくすることによって、グループ単位で階調表示

を行うようにしたことを特徴とする表示装置の駆動方法である。

作用

本発明に従えば、任意の階調を表示するのに、1グループをなす隣り合う複数画素のうちオン駆動する画素の進数が表示データに応じてフレーム毎に制限されるので、1グループの複数画素全体として見た場合、輝度変化が小さくなりフリッカが目立たない階調表示が行われることになる。

また、1グループ内の各走査ライン別に並ぶ画素群間で、1フレーム毎のオン駆動する画素数が等しいので、液晶表示装置のような容量性の表示装置に適用した場合にも、同一階調を表示する画素間で微妙な輝度差が生じることがなく、表示品位が向上する。

実施例

第1図は本発明の一実施例である駆動方法が適用される液晶表示装置駆動システムを概略的に示すブロック図である。

第1図において、コントローラ2は液晶表示装

置3の駆動を制御するための回路であり、階調付き表示データを記憶している随時書き込み読み出しメモリ(Random Access Memory; 以下RAMと略称する)4と、フレーム間引き方式の階調規則を設定するスイッチ群5と、液晶表示装置3に画像を表示させるために必要なタイミング信号を生成するタイミング生成回路6とで構成されている。ホストコンピュータ7は上記タイミング生成回路6を制御する機能を担う。

第2図は、複数の画素がマトリクス状に配列された上記液晶表示装置3の表示セル8を模式的に示した平面図であり、第3図はその表示セル8における符号1で示す1グループの画素群を拡大して模式的に示す平面図である。

第4図は上記液晶表示装置駆動システムに適用される同一階調全面表示(表示セル8の画面全体を同一階調に表示する)の場合の階調規則を示す模式図であり、第5図はそのシステムによって行われる階調表示における輝度変化を示す模式図である。第4図および第5図を参照して、以下に上

記液晶表示装置駆動システムの動作を説明する。

ここでは、8フレームを1周期として0/8階調(0階調)、1/8階調、2/8階調、3/8階調、4/8階調、5/8階調、6/8階調、7/8階調、8/8階調(1階調)の9段階の階調表示が行われるものとし、そのうち0/8、1/8、2/8、3/8、4/8、6/8、7/8、8/8の各階調の輝度表示を第3図に示す1グループの画素A、B、C、D、E、F、G、Hで行う場合を示す。

第2図に示す表示セル8の画面の左上隅部の画素を0行、0列の画素と定めるとき、第3図に示す1グループの画素群において、上段の画素A、B、G、Hが画面での2m行、下段の画素C、D、E、Fが画面での2m+1行となり、また左端列の画素A、Cが画面での4n列、左端から2番目の列の画素B、Dが画面での4n+1列、左端から3番目の列の画素G、Eが画面での4n+2列、右端列の画素H、Fが画面での4n+3列となるように(ただし、n、mはそれぞれ互いに独立な

0以上の整数)、表示セル8の全画素が第3図の画素群を1グループとして複数グループにグループ化される。

このとき第1図のスイッチ群5では、上記画素A~Hに対して第4図に示す階調規則が設定される。すなわち、この場合の階調規則において、画素A~Dに対する階調規則は第1表に示す提案例の場合の画素A~Dに対する階調規則と全く同一である。一方、画素A、B、C、D、E、F、G、Hに対するオン駆動・オフ駆動の駆動データをそれぞれa、b、c、d、e、f、g、hとすると、第4図に示す階調規則ではa=e、b=f、c=g、d=hとなるように設定されている。すなわち、第3図の画素において各フレームでの下段の画素E、Fのオン・オフ状態は上段の画素A、Bのオン・オフ状態と同一に設定され、また上段の画素G、Hのオン・オフ状態は下段の画素C、Dのオン・オフ状態と同一に設定される。

具体的に0/8階調の表示では、8つの画素A~Hすべてに対して8フレームの間中、常にオフ

(非発光)の状態が選択され、以後このサイクルが繰り返される。1/8階調の表示の場合には、8フレームのうち第1フレームでは2つの画素A、Eに対してオン(発光)の状態が選択され、第2フレームでは8つの画素A~Hすべてに対してオフの状態が選択され、第3フレームでは2つの画素B、Fに対してオンの状態が選択され、第4フレームでは再び8つの画素A~Hすべてに対してオフの状態が選択され、第5フレームでは2つの画素C、Gに対してオンの状態が選択され、第6フレームでは再び8つの画素A~Hすべてに対してオフの状態が選択され、第7フレームでは2つの画素D、Hに対してオンの状態が選択され、第8フレームでは8つの画素A~Hすべてに対してオフの状態に選択され、以後このサイクルが繰り返される。つまり1/8階調表示では、2つの画素がオンとなるフレームと8つの画素A~Hすべてがオフとなるフレームとが交互に繰り返される。ただし、各画素A~Hは8フレームの区間において等しく1回(1フレーム)だけオン駆動される。

また2/8階調の表示の場合には、第1フレームにおいて画素A、Eのオン、第2フレームにおいて画素B、Fのオン、第3フレームにおいて画素C、Gのオン、第4フレームにおいて画素D、Hのオンが選択され、第5フレームから第8フレームまでの区間では第1フレームから第4フレームまでの規則が繰り返され、以後このサイクルが繰り返される。つまり2/8階調表示では、すべてのフレームにおいて2つの画素がオンとなり、各画素A~Hは8フレームの区間において等しく2回だけオン駆動される。また3/8階調の表示の場合には、第1フレームにおいて画素A、Eのオン、第2フレームにおいて画素B、C、F、Gのオン、第3フレームにおいて画素C、Gのオン、第4フレームにおいて画素A、D、E、Hのオン、第5フレームにおいて画素D、Hのオン、第6フレームにおいて画素B、C、F、Gのオン、第7フレームにおいて画素B、Fのオン、第8フレームにおいて画素A、D、E、Hのオンが選択され、以後このサイクルが繰り返される。つまり3/8

階調表示では、2つの画素がオンとなるフレームと4つの画素がオンとなるフレームとが交互に繰り返され、各画素A～Hは8フレームの区間において等しく3回だけオン駆動される。また4/8階調の表示の場合には、第1フレームにおいて画素A、C、E、Gのオン、第2フレームにおいて画素B、D、F、Hのオンが選択され、第3フレームから第8フレームまでの区間では第1フレームから第2フレームまでの規則が繰り返され、以後このサイクルが繰り返される。つまり4/8階調表示では、すべてのフレームにおいて4つの画素がオンとなり、各画素A～Hは8フレームの区間において等しく4回だけオン駆動される。また6/8階調の表示の場合には、第1フレームにおいて画素B、C、D、F、G、Hのオン、第2フレームにおいて画素A、C、D、E、G、Hのオン、第3フレームにおいて画素A、B、D、E、F、Hのオン、第4フレームにおいて画素A、B、C、E、F、Gのオンが選択され、第5フレームから第8フレームまでの区間では第1フレームか

ら第4フレームまでの規則が繰り返され、以後このサイクルが繰り返される。つまり6/8階調表示では、すべてのフレームにおいて6つの画素がオンとなり、各画素A～Hは8フレームの区間において等しく6回だけオン駆動される。また7/8階調表示の場合には、第1フレームにおいて画素B、C、D、F、G、Hのオン、第2フレームにおいて全画素A～Hのオン、第3フレームにおいて画素A、C、D、E、G、Hのオン、第4フレームにおいて全画素A～Hのオン、第5フレームにおいて画素A、B、D、E、F、Hのオン、第6フレームにおいて全画素A～Hのオン、第7フレームにおいて画素A、B、C、E、F、Gのオン、第8フレームにおいて全画素A～Hのオンが選択され、以後このサイクルが繰り返される。つまり7/8階調表示では、6つの画素がオンとなるフレームと8つの画素がオンとなるフレームとが交互に繰り返され、各画素A～Hは8フレームの区間において等しく7回だけオン駆動される。また8/8階調表示の場合には、8つの画素A～

Hすべてに対して8フレームの間中、常にオンの状態が選択され、以後もこのサイクルが繰り返される。

そして、これらの階調規則に従って、コンドローラ2から液晶表示装置3の表示セル8の1グループをなす8つの画素A～Hの駆動が行われる。このとき、表示セル8での8つの画素A～Hから成る1グループの画素全体としての輝度は第5図(a)、(b)、(c)、(d)、(e)、(f)、(g)、(h)に示すようになる。

すなわち、0/8階調表示の場合、すべてのフレームにわたって8つの画素A～Hがすべてオフとなるので、第5図(a)に示すように常に輝度0となる。したがって8フレームを1周期とする区間内での平均的な輝度も0となる。この場合、輝度変化がないのでフリッカは生じない。また1/8階調表示の場合、第5図(b)に示すように第1フレームでは2つの画素がオンとなるので輝度2/8、第2フレームでは全画素がオフとなるので輝度0となり、このサイクルが繰り返される。

したがって8フレームを1周期とする区間内では、平均的に輝度1/8の表示が行われることになる。また、輝度2/8と輝度0の繰り返し周波数はフレーム周波数の1/2であり、8フレームを1周期とする周波数よりも大きい(4倍)ので、フリッカがそれだけ低減されることになる。また2/8階調表示の場合、第5図(c)に示すようにすべてのフレームにわたって常に2つの画素がオンとなるので、常に輝度2/8となる。したがって8フレームを1周期とする区間内での平均的な輝度も2/8となる。この場合、輝度変化がないのでフリッカは生じない。また3/8階調表示の場合、第5図(d)に示すように第1フレームでは2つの画素がオンとなるので輝度2/8、第2フレームでは4つの画素がオンとなるので輝度4/8となり、このサイクルが繰り返される。したがって8フレームを1周期とする区間内では、平均的に輝度3/8の表示が行われることになる。また、輝度2/8と輝度4/8の繰り返し周波数はフレーム周波数の1/2であり、8フレームを1

周期とする周波数よりも大きい(4倍)ので、フリッカがそれだけ低減される。また4/8階調表示の場合、第5図(e)に示すようにすべてのフレームにわたって常に4つの画素がオンとなるので、常に輝度4/8となる。したがって8フレームを1周期とする区間内での平均的な輝度も4/8となる。この場合も輝度変化がないのでフリッカは生じない。また6/8階調表示の場合も、第5図(f)に示すようにすべてのフレームにわたって常に6つの画素がオンとなるので、常に輝度6/8となる。この場合も輝度変化がないのでフリッカは生じない。また7/8階調表示の場合、第5図(g)に示すように第1フレームでは6つの画素がオンとなるので輝度6/8、第2フレームでは8つの画素がオンとなるので輝度8/8となり、このサイクルが繰り返される。したがって8フレームを1周期とする区間内では、平均的に輝度7/8の表示が行われることになる。また輝度6/8と輝度8/8の繰り返し周波数はフレーム周波数の1/2であり、8フレームを1周期と

する周波数よりも大きいので、フリッカがそれだけ低減される。また8/8階調表示の場合、第5図(h)に示すようにすべてのフレームにわたって常に8つの全画素がオンとなるので、常に輝度8/8となる。したがって8フレームを1周期とする区間内での平均的な輝度も8/8となり、この場合も輝度変化がないのでフリッカは生じない。

また、上述したように、1グループの画素A~Hのうち、上段の行の画素A、Bのオン・オフ状態は下段の行の画素E、Fのオン・オフ状態と同じであり、下段の行の画素C、Dのオン・オフ状態は上段の行の画素G、Hのオン・オフ状態と同じであるから、各階調表示において1グループにおける上段の行の画素A、B、G、H群でオン駆動される画素数と、下段の行の画素C、D、E、F群でオン駆動される画素数とは常に等しくなる。したがって、画面全体にわたって同一階調が表示される場合に、1つの走査ライン上に並ぶ画素のうちオン駆動される画素数はどのフレームにおいても同じになり、したがってオン駆動される画素

の輝度がフレーム毎に変化することはない、画面間で輝度に微妙な格差が生じることはない。

第6図は第4図に示す階調規則を基本として、第8図に示すようなチェッカー模様の表示を行う場合の階調規則を示す模式図であり、第7図はその階調規則によって行われる階調表示における輝度変化を示す模式図である。

第8図において、表示セル8の画素のうち、オンとなる画素は白抜きして示し、オフとなる画素はハッチングを施して示している。すなわち、画面の左上隅部の画素以下、1つおきの画素がオンとなる。したがって、第6図に示す階調規則は第4図に示す階調規則において、画素B、C、E、Hの部分すべてのフレームにわたってオフとした場合に相当している。

先述したように、第4図に示す階調表示では、第3図に示す1グループの画素群のうち、画素A、Bのオン・オフ状態は画素E、Fのオン・オフ状態に等しく、また画素C、Dのオン・オフ状態は画素G、Hのオン・オフ状態に等しくなるように

設定されているので、画素A、B、C、Dにおいてチェッカー模様表示のために画素B、Cが本来オン駆動となるべきところをオフに変更される場合でも、画素E、F、G、Hでは画素B、Cと同じオン・オフ状態に設定される画素F、Gがチェッカー模様表示のためにオフに変更されることはない。すなわち、画素E、F、G、Hにおいてチェッカー模様表示のために本来オン駆動となるところをオフに変更されるのは画素E、Hである。逆に画素E、F、G、Hにおいてチェッカー模様表示のために画素E、Hが本来オン駆動となるべきところをオフに変更される場合でも、画素A、B、C、Dでは画素E、Hと同じオン・オフ状態に設定される画素A、Cはチェッカー模様表示のためにオフに変更されることはない。したがって、第4図に示す階調規則の場合に比べて、チェッカー表示を行う場合の階調規則の各フレームでのオン駆動の画素数は1/2に低減されるが、その画素数と階調との対応関係は保たれる。

すなわち、第6図において、0/8階調の表示

では第4図の場合と同じだが、1/8階調の場合には、第1フレームにおいて画素Aのオン、第2フレームにおいて全画素のオフ、第3フレームにおいて画素Fのオン、第4フレームにおいて全画素のオフ、第5フレームにおいて画素Gのオン、第6フレームにおいて全画素のオフ、第7フレームにおいて画素Dのオン、第8フレームにおいて全画素のオフが選択される。つまり1/8階調表示では、1つの画素がオンとなるフレームと8つの画素A～Hがすべてオフとなるフレームとが交互に繰り返される。また2/8階調の表示の場合には、第1フレームにおいて画素Aのオン、第2フレームにおいて画素Fのオン、第3フレームにおいて画素Gのオン、第4フレームにおいて画素Dのオンが選択され、第5フレームから第8フレームまでの区間では第1フレームから第4フレームまでの規則が繰り返される。つまり2/8階調表示では、すべてのフレームにおいて1つの画素がオンとなる。また3/8階調の表示の場合には、第1フレームにおいて画素Aのオン、第2フレ

ームにおいて画素F、Gのオン、第3フレームにおいて画素Gのオン、第4フレームにおいて画素A、Dのオン、第5フレームにおいて画素Dのオン、第6フレームにおいて画素F、Gのオン、第7フレームにおいて画素Fのオン、第8フレームにおいて画素A、Dのオンが選択される。つまり3/8階調表示では、1つの画素がオンとなるフレームと2つの画素がオンとなるフレームとが交互に繰り返される。また4/8階調の表示の場合には、第1フレームにおいて画素A、Gのオン、第2フレームにおいて画素D、Fのオンが選択され、以後このサイクルが繰り返される。つまり4/8階調表示では、すべてのフレームにおいて2つの画素がオンとなる。また6/8階調の表示の場合には、第1フレームにおいて画素D、F、Gのオン、第2フレームにおいて画素A、D、Gのオン、第3フレームにおいて画素A、D、Fのオン、第4フレームにおいて画素A、F、Gのオンが選択され、第5フレームから第8フレームまでの区間では第1フレームから第4フレームまでの規則が繰

り返される。つまり6/8階調表示では、すべてのフレームにおいて3つの画素がオンとなる。また7/8階調の表示の場合には、第1フレームにおいて画素D、F、Gのオン、第2フレームにおいて画素A、D、F、Gのオン、第3フレームにおいて画素A、D、Gのオン、第4フレームにおいて画素A、D、F、Gのオン、第5フレームにおいて画素A、D、Fのオン、第6フレームにおいて画素A、D、F、Gのオン、第7フレームにおいて画素A、F、Gのオン、第8フレームにおいて画素A、D、F、Gのオンが選択される。つまり7/8階調表示では、3つの画素がオンとなるフレームと4つの画素がオンとなるフレームとが交互に繰り返される。また8/8階調の表示の場合には、すべてのフレームにおいて画素A、D、F、Gのオンが選択される。つまり8/8階調表示では、すべてのフレームにおいて4つの画素がオンとなる。

このとき表示セル8での8つの画素A～Hから成る1グループの画素全体としての輝度は第7図

(a)、(b)、(c)、(d)、(e)、(f)、(g)、(h)に示すようになる。

すなわち、0/8階調表示の場合、すべてのフレームにわたって8つの画素A～Hがすべてオフとなるので、第7図(a)に示すように常に輝度0となる。また1/8階調表示の場合、第7図(b)に示すように第1フレームでは1つの画素がオンとなるので輝度1/8、第2フレームでは全画素がオフとなるので輝度0となり、このサイクルが繰り返される。したがって8フレームを1周期とする区間内では、平均的に輝度1/16の表示が行われることになる。また、輝度1/8と輝度0の繰り返し周波数はフレーム周波数の1/2であり、8フレームを1周期とする周波数よりも大きい(4倍)ので、フリッカがそれだけ低減される。また2/8階調表示の場合、第7図(c)に示すようにすべてのフレームにわたって常に1つの画素がオンとなるので、常に輝度1/8となる。したがって8フレームを1周期とする区間内での平均的な輝度も1/8となる。この場合、輝

度変化がないのでフリッカは生じない。また3/8階調表示の場合、第7図(d)に示すように第1フレームでは1つの画素がオンとなるので輝度1/8、第2フレームでは2つの画素がオンとなるので輝度2/8となり、このサイクルが繰り返される。したがって8フレームを1周期とする区間内では、平均的に輝度3/16の表示が行われることになる。また、輝度1/8と輝度2/8の繰り返し周波数はフレーム周波数の1/2であり、8フレームを1周期とする周波数よりも大きいので、フリッカがそれだけ低減される。また4/8階調表示の場合、第7図(e)に示すようにすべてのフレームにわたって常に2つの画素がオンとなるので、常に輝度2/8となる。したがって8フレームを1周期とする区間での平均的な輝度も2/8となる。この場合も輝度変化がないのでフリッカは生じない。また6/8階調表示の場合も、第7図(f)に示すようにすべてのフレームにわたって常に3つの画素がオンとなるので、常に輝度3/8となる。この場合も輝度変化がないので

フリッカは生じない。また7/8階調表示の場合、第7図(g)に示すように第1フレームでは3つの画素がオンとなるので輝度3/8、第2フレームでは4つの画素がオンとなるので輝度4/8となり、このサイクルが繰り返される。したがって8フレームを1周期とする区間内では、平均的に輝度7/16の表示が行われることになる。また輝度3/8と輝度4/8の繰り返し周波数はフレーム周波数の1/2であり、8フレームを1周期とする周波数よりも大きいので、フリッカがそれだけ低減される。また8/8階調表示の場合、第7図(h)に示すようにすべてのフレームにわたって常に4つの画素がオンとなるので、常に輝度4/8となる。したがって8フレームを1周期とする区間内での平均的な輝度も4/8となり、この場合も輝度変化がないのでフリッカは生じない。

ちなみに、第1表に示す提案例の階調規則を基本として、第8図に示すチェッカー模様の表示を行った場合には、以下のようにフリッカが目立つ画像となる。このことを、6/8階調の表示の場

合を例に挙げて以下に説明する。

第13図は第1表の6/8階調の階調規則を示す模式図であり、この階調規則を基本として、第7図に示すようなチェッカー模様の表示を行う場合の階調規則は第9図に示す模式図のようになる。

すなわち、第9図に示す模式図は第13図に示す模式図において、画素B、Cをすべてのフレームにおいてオフとした場合に相当している。したがって、この場合の4つの画素A～Dから成る1グループの画素全体としての輝度は第10図に示すようになる。第10図において、第1フレームでは1つの画素Dがオンで輝度1/4、第2フレームでは2つの画素A、Dがオンで輝度2/4、第3フレームでも2つの画素A、Dがオンで輝度2/4、第4フレームでは1つの画素Aがオンで輝度1/4となり、第5フレームから第8フレームの区間では第1フレームから第4フレームまでの規則が繰り返される。つまり、6/8階調の階調規則を基本としてチェッカー模様の表示を行った場合には、連続する2フレームにおいて輝度2

/4となり、このサイクルが繰り返される。したがって、輝度1/4と輝度2/4の繰り返し周波数はフレーム周波数の1/4となり、上記実施例の同じ6/8階調の場合よりも大きくなる。つまり、フレーム周波数が30Hz程度の場合には、上記繰り返し周波数は20Hz程度となり、このためフリッカが顕著に現れ表示品位を低下させることになる。

これに対して、上記実施例の場合は、輝度変化の繰り返し周波数は少なくともフレーム周波数の1/2程度であり、上述したようにフリッカが目立たない。

発明の効果

以上のように、本発明の表示装置の駆動方法によれば、任意の階調をフレーム間引き方式で表示するのに、1グループをなす隣り合う複数画素のうちオン駆動する画素の総数を表示データに応じてフレーム毎に制限するようにしているため、1グループの複数画素全体として見た場合、輝度変化が小さくなり、フリッカが目立たない階調表示

を行うことができる。

また1グループ内の各走査ライン別に並ぶ画素群間で、1フレーム毎のオン駆動する画素数が等しくなるようにしているの、液晶表示装置のような客見性の表示装置に適用した場合にも、同一階調を表示する画素間で微妙な輝度格差が生じることがなく、それだけ表示品位が向上する。

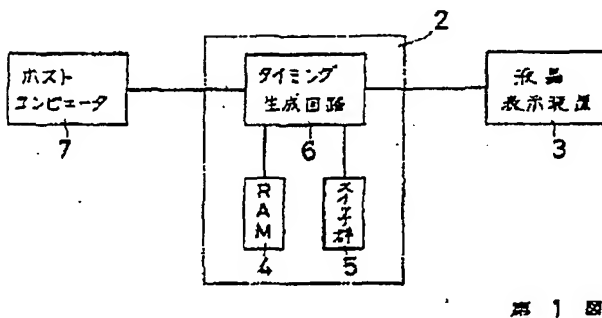
4. 図面の簡単な説明

第1図は本発明の一実施例である駆動方法が適用される液晶表示装置駆動システムの概略的な構成を示すブロック図、第2図はその液晶表示装置の表示セルを模式的に示す平面図、第3図はその表示セルの画素の一群を模式的に拡大して示す平面図、第4図はその液晶表示装置駆動システムに適用される階調規則を示す模式図、第5図はその階調規則に基づいて行われる1グループの画素群での輝度変化を示す模式図、第6図は上記階調規則を基本にしてチェッカー模様を表示する場合の階調規則を示す模式図、第7図はその階調規則に基づいて行われる1グループの画素群での輝度変

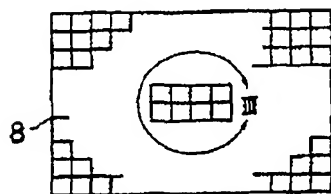
化を示す模式図、第8図はチェッカー模様の表示画面を模式的に示す平面図、第9図は提案例の駆動方法の階調規則を基本にしてチェッカー模様を表示する場合の6/8階調の階調規則を示す模式図、第10図はその階調規則に基づいて行われる1グループの画素群での輝度変化を示す模式図、第11図は提案例の駆動方法における画素のグループ分けを説明するために模式的に示す表示セルの平面図、第12図はその表示セルの画素の一群を模式的に拡大して示す平面図、第13図は提案例の駆動方法における6/8階調表示の場合の階調規則を示す模式図、第14図はその階調規則に基づいて行われる1グループの画素群での輝度変化を示す模式図である。

2…コントローラ、3…液晶表示装置、4…RAM、5…スイッチ群、6…タイミング生成回路、7…ホストコンピュータ、8…表示セル、A~H…画素

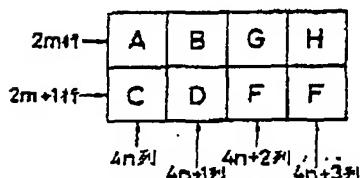
代理人 弁理士 西教 圭一郎



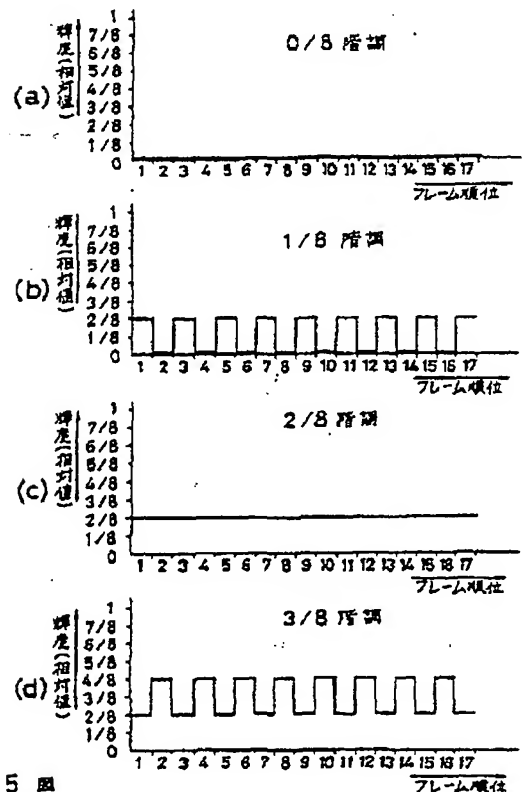
第1図



第2図



第3図

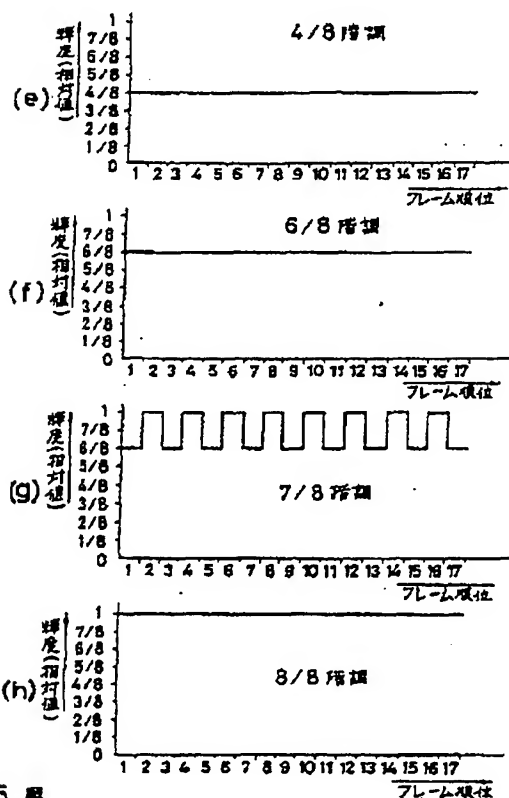


第5図

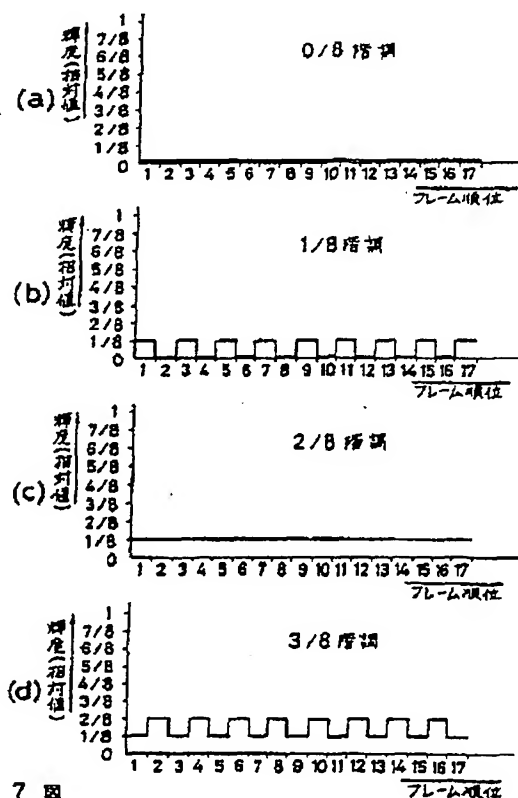
フレーム 番地	1	2	3	4	5	6	7	8
0/8								
1/8								
2/8								
3/8								
4/8								
6/8								
7/8								
8/8								

□ オン
■ オフ

第 4 図



第 5 図

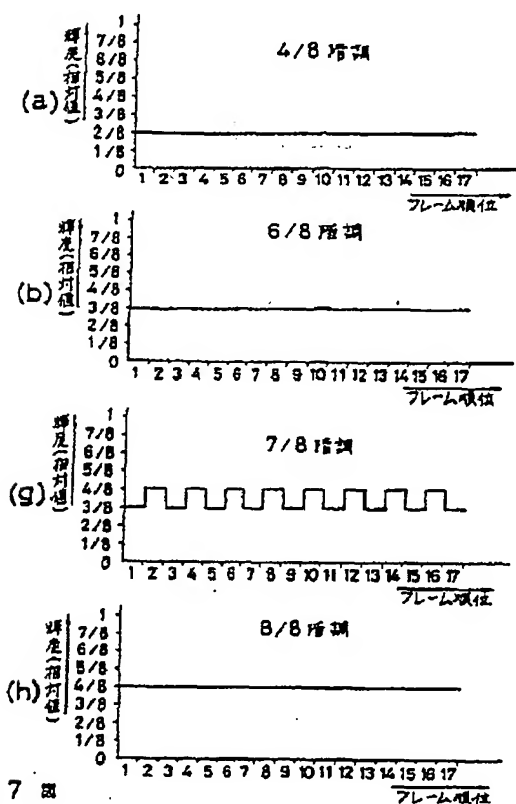


第 7 図

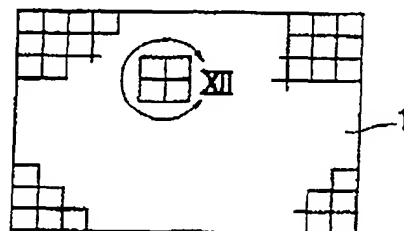
フレーム 階級	1	2	3	4	5	6	7	8
0/8								
1/8								
2/8								
3/8								
4/8								
6/8								
7/8								
8/8								

□ オン
■ オフ

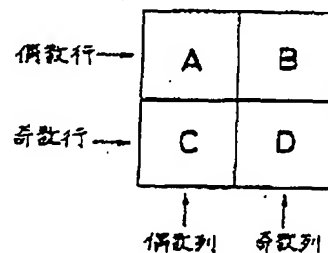
第 6 図



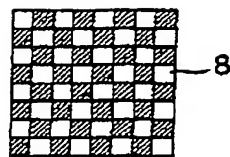
第 7 図



第 11 図



第 12 図



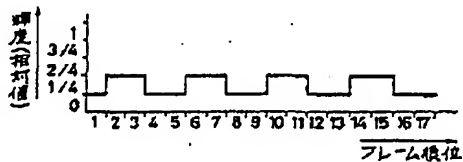
□ オン
■ オフ

第 8 図

フレーム 順位	1	2	3	4	5	6	7	8

□ オン
■ オフ

第 9 図

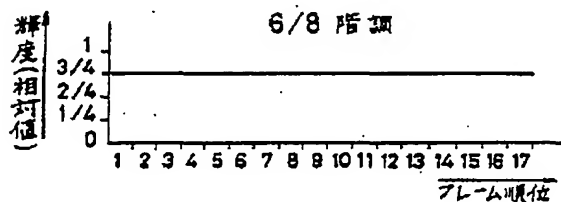


第 10 図

フレーム 順位	1	2	3	4	5	6	7	8

□ オン
■ オフ

第 13 図



第 14 図